

공개특허특2000-0052598

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. 6
H01L 27/146

(11) 공개번호 특2000-0052598
(43) 공개일자 2000년08월25일

(21) 출원번호 10-1999-0063215
(22) 출원일자 1999년12월28일

(30) 우선권주장 9/224,615 1998년12월31일 미국(US)
(71) 출원인 이스트맨 코닥 캄파니 로버트 디. 크루그
미합중국 뉴욕 로체스터 스트리트 343
(72) 발명자 기다시로버트엠
미국뉴욕주14618로체스터앤틀러스드라이브460
(74) 대리인 김창세
장성구

심사청구 : 없음

(54) 화상 센서

요약

본 발명은 일련의 행과 열로 배열된 다수의 화소를 구비하는 화상 센서에 관한 것으로서, 이 화상 센서는 서로 공간적으로 격리되고 단일 리세트 트랜지스터에 전기적으로 접속되는 전압에서 전하로의 변환 영역(a voltage to charge conversion region)을 각각 구비하는 적어도 두 개의 화소를 구비하여 행과 열로 형성되는 다수의 화소를 구비하는 반도체 기판을 포함한다. 리세트 트랜지스터를 공유하는 화소는 증폭기, 선택 전기 기능(a select electrical function)도 공유할 수 있다. 바람직한 실시에는 인접한 화소를 구현하는데, 직접적으로 접촉할 필요는 없다.

대표도

도4

명세서

도면의 간단한 설명

도 1은 4 트랜지스터 포토다이오드 활성 화소 센서 화소(a four transistor Photodiode Active Pixel Sensor pixel)를 위한 종래 기술의 아키텍쳐에서 단일 화소의 개략적 평면 배치도,

도 2는 활성 화소 센서를 위한 종래 기술의 공유 증폭기 포토다이오드 화소 아키텍쳐(shared amplifier Photodiode pixel architecture)에서 두 개의 인접하는 화소의 평면 배치도.

도 3은 활성 화소 센서를 위한 종래 기술의 공유 증폭기 포토다이오드 화소 아키텍쳐의 4 개의 인접하는 화소의 평면 배치도,

도 4는 활성 화소 센서를 위한 신규한 공유 증폭기 포토다이오드 화소 아키텍쳐의 4 개의 인접하는 화소의 평면 배치도,

도 5는 활성 화소 센서를 위한 신규한 공유 증폭기 포토다이오드 아키텍쳐의 다른 실시예에서 4 개의 인접하는 화소의 평면 배치도,

도 6은 활성 화소 센서를 위한 신규한 공유 증폭기 포토다이오드 화소 아키텍쳐의 다른 실시예에서 8 개의 인접하는 화소의 평면 배치도.

도면의 주요 부분에 대한 부호의 설명

8 : VDD10 : 화소

12, 42 : 포토다이오드 14 : 리세트 트랜지스터

15 : 리세트 게이트 16 : 리세트 트랜지스터 소스

21 : 소스 팔로워 트랜지스터

22 : 소스 팔로워 트랜지스터의 게이트

23, 43, 53 : 전달 게이트 25, 45, 46 : 부동 확산부

30 : 행 선택 트랜지스터 31 : 행 선택 게이트

40, 50 : 화소 55, 65 : 상호접속 총

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야 종래기술

본 발명은 각각의 화소와 연관된 활성 회로 원소(active circuit elements)를 구비하는 활성 화소 센서(Active Pixel Sensors : APS)라 지칭하는 고체 상태 광센서(solid state photo-sensors) 및 이미저(imagers) 분야에 관한 것으로, 보다 상세하게는 광감지기로부터 격리되는 전하에서 전압으로의 변환 영역을 구비하는 화소 4 트랜지스터 화소 및 상관 이중 샘플링(Correlated Double Sampling : CDS)을 채용하는 고체 상태 이미저에 관한 것이다.

APS는 각각의 화소가 광감지 수단, 리세트 수단, 전하에서 전압으로의 변환 수단(a charge to voltage conversion means), 행 선택 수단, 추가적으로 증폭기의 전부 또는 일부를 포함하는 전형적인 고체 상태 화소 원소를 포함하는 고체 상태 이미저이다. 에릭 포섬(Eric Fossum)이 1993년 7월 SPIE Vol. 1900-08-8194-1133에 게재한 "Active Pixel Sensors : Are CCD's Dinosaurs?"와 같은 종래 기술 문헌에서 논의한 바와 같이, 화소 내에 수집된 광전하(photocharge)는 화소 내의 대응하는 전입이나 전류로 변환된다. 에릭 포섬(Eric Fossum)이 1993년 7월 SPIE Vol. 1900-08-8194-1133에 게재한 "Active Pixel Sensors : Are CCD's Dinosaurs?" 및 알 에이치 닉슨(R. H. Nixon), 에스 이 케메니(S. E. Kemeny), 시 오 스틀러(C. O. Staller), 이 알 포섬(E. R. Fossum)이 SPIE vol. 2415, Charge-Coupled Devices and Solid-State Optical Sensors V, paper 34(1995)에 개재한 "128 × 128 CMOS Photodiode-type Active Pixel Sensor with On-chip Timing, Control and Signal Chain Electronics"에서 논의한 바와 같이, APS 소자는 이미저의 각각의 라인이나 행이 선택된 후 열 선택 신호를 이용하여 판독되는 방식으로 동작해 왔다. 활성 화소 센서 내에서 행과 열을 선택하는 것은 메모리 소자에서 워드(words)와 비트(bits)를 선택하는 것과 유사하다. 여기서, 한 행 전체를 선택하는 것은 한 워드를 선택하는 것과 유사하고, 활성 화소 센서의 한 열을 판독하는 것은 그 워드 내의 단일 비트를 선택하거나 인에이블시키는 것과 유사하다. 통상적인 종래 기술의 포토게이트 소자는 4 트랜지스터(4T) 설계를 채용하는 아키텍처를 교시하고 있는데, 4 개의 트랜지스터 모두는 모든 화소 각각에 포함되어 있다. 4 트랜지스터는 전형적으로, 전달, 행 선택, 리세트, 소스 추종 증폭 트랜지스터(Source Follower Amplifier transistors)이다. 이러한 아키텍처는 용이하게 CDS를 수행하고 낮은 판독 노이즈를 제공하는 능력을 갖는 APS 소자를 생산한다는 장점을 갖지만, 이를 4T 화소는 충진율(low fill factor)이 낮다는 단점을 갖는다. 충진율은 광센서에 사용하는 화소 면적의 퍼센트 비율을 말한다. 이를 4 트랜지스터 및 연관된 컨택트 영역과 신호 버스가 각 화소 내에 위치하고, 컨택트 영역은 중복되는(overlap) 금속 층을 필요로 하기 때문에 전형적으로 많은 양의 화소 면적을 소비하므로, 광감지기(photodetector)에 사용될 면적을 차지하게 되어 화소에 대한 충진율이 감소한다. 화소의 전체 행을 가로지르는 금속 버스를 이용하여 이를 각각의 성분을 적절한 타이밍 신호에 접속시킨다. 이를 금속 버스는 광학적으로 불투명하며, 광감지기 영역을 화소 피치(pitch)에 맞추기(fit) 위해 광감지기 영역을 막을(occlude) 수 있다. 이 또한 화소의 충진율을 감소시킨다. 충진율이 감소하면 센서의 감도(sensitivity)와 포화 신호(saturation signal)가 감소한다. 이는 우수한 화질을 얻는데 있어서 필수적인 촬영 속도(photographic speed), 센서의 동적 범위, 성능 척도에 나쁜 영향을 미친다.

미국 특허 출원 제 08/808,444 호 및 제 08/911,235 호에서, 귀대쉬(Guidash)는 부동 확산부, 행 선택 트랜지스터, 리세트 트랜지스터, 소스 팔로워 입력 트랜지스터를 인접한 행의 화소 사이에서 공유함으로써 종래 기술의 4 트랜지스터 화소의 기능을 유지하는 화소 아키텍처를 개시하였다. 이를 아키텍처에서, 단일 부동 확산부는 2 또는 4 개의 인접하는 화소 사이에서 공유된다. 이러한 아키텍처는 높은 충진율을 제공하지만, 부동 확산 영역이 물리적으로 더 커질 수 있다. 이로 인해, 부동 확산부의 전압 의존 분기 캐패시턴스(voltage dependent junction capacitance)가 전하에서 전압으로의 변환 노드의 전체 캐패시턴스에서 더 큰 비율을 차지하게 되므로 보다 많은 비선형 전하에서 전압으로의 변환(non-linear charge to voltage conversion)을 필요로 하게 될 수 있다. 또한, 각각의 화소 내에 있는 광감지기의 배치를 동일하게 유지하기 위해 부동 확산부와 리세트 트랜지스터의 배치의 효율성을 떨어뜨릴 수도 있다. 비선형 전하에서 전압으로의 변환은 다양한 색채 균형 아티팩트(color balance

artifacts)를 일으킬 수 있다. 각각의 화소 내에서 광감지기의 배치가 달라지면 가칭 아티팩트(aliasing artifact)가 생길 수 있다. 이들 아티팩트 모두는 화질을 열화시킨다.

전형적인 종래 기술의 포토다이오드 APS 화소를 도 1에 도시하고 있다. 도 1의 화소는 포토다이오드(a photodiode : PD)와 전달 트랜지스터(transfer transistor : TG), 부동 확산부(floating diffusion : FD), 리세트 게이트(a reset gate : RG)를 구비하는 리세트 트랜지스터, 행 선택 게이트(a ROW select gate : RSG)를 구비하는 행 선택 트랜지스터, 소스 팔로워 입력 신호 트랜지스터(a source follower input signal transistor : SIG)를 포함하는 종래 기술의 4 트랜지스터 화소이다. 이들 종래 기술의 화소의 충진율을 전형적으로 25 % 미만이다.

귀대쉬가 제안한 대체적인 화소 아키텍처를 도 2와 도 3에 도시하고 있다. 도 2에서, 2 개의 행 인접 화소(row adjacent pixels)인 화소 A와 화소 B는 각각 별도의 포토다이오드, 전달 게이트, PDA와 PDb, TGa와 TGb를 구비하고 있지만, 다른 모든 구성요소 FD, RG, RSG, SIG는 공유하고 있다. 도 3 및 도 4에서, 4 개의 행 및 열 인접 화소(row and column adjacent pixels)인 화소 1a, 2a, 1b, 2b는, 1과 2는 행을 나타내고 a와 b는 열을 나타내는데, 별도의 PD와 TG인, PD1a, PD2a, PD1b, PD2b, TG1a, TG2a, TG1b, TG2b를 구비하고 있지만, 다른 모든 구성요소 FD, RG, RSG, SIG는 공유하고 있다. 이 경우, 인접하는 열로부터의 신호 전하의 혼합(mixing)을 방지하기 위해 행 당 2 개의 전달 게이트 버스가 존재한다. 이들 아키텍처는 도 1에서 도시한 종래 기술의 화소보다 실질적으로 높은 충진율과 작은 화소를 제공하지만, 앞서 논의한 바와 같은 몇몇 단점이 발생할 수 있다. 도 2에 도시한 바와 같이 2 개의 인접하는 화소 또는 도 3에 도시한 바와 같이 4 개의 인접하는 화소에 의해 공유되는 단일 부동 확산부를 구비하면 도 1에서 얻은 것보다 부동 확산부가 물리적으로 커지는 것을 볼 수 있다. 또한, 인접하는 화소 경계 내의 광감지기의 배치가 동일하지 않다는 것은 도 2와 도 3으로부터 명백하다.

따라서, 보다 많은 선형 전하에서 전압으로의 변환을 갖고, 각 화소 내의 광감지기의 배치가 동일한 귀대쉬가 제안한 공유 증폭기 화소와 같이, 보다 높은 충진율과 CDS를 수행하는 능력을 갖는 대체적인 화소 아키텍처를 제공할 필요가 있음을 명백하다.

발명이 이루고자 하는 기술적 과제

본 발명은 상관 이중 샘플링(Correlated Double Sampling : CDS)을 수행 할 수 있는 고충진율 활성 화소 아키텍처(a high fill factor Photogate Active Pixel Architecture)를 제공한다. 단일 부동 확산 영역, 부수적인 전하에서 전압으로의 변환 비선형성, 화소 어레이 내의 인접하는 광감지기 배치의 비대칭에 대한 필요를 제거하면서도 4 트랜지스터 화소의 기능성이 유지되고 공유 증폭기 화소 아키텍처의 높은 충진율이 유지된다.

이들 특성 및 기타 특성은 일련의 행과 열로 배열된 다수의 화소를 구비하는 화상 센서에 의해 제공되며, 이 화상 센서는 서로 공간적으로 격리되고 단일 리세트 트랜지스터에 전기적으로 접속되는 전압에서 전하로의 변환 영역(a voltage to charge conversion region)을 각각 구비하는 적어도 두 개의 화소를 구비하여 행과 열로 형성되는 다수의 화소를 구비하는 반도체 기판을 포함한다. 리세트 트랜지스터를 공유하는 화소는 증폭기, 선택 전기 기능(a select electrical function)도 공유할 수 있다. 바람직한 실시에는 인접한 화소를 구현하는데, 직접적으로 접촉 할 필요는 없다.

본 발명은 진정 상관 이중 샘플링(true CDS)을 통해 포토게이트 활성 화소 센서를 제공한다. 보다 높은 충진율 또는 작은 화소, 전하에서 전압으로의 변환 선형성, 각 화소내의 동일한 광감지기 배치 등이 장점이다. 단점은 발견되지 않는다.

발명의 구성 및 작용

도 4와 도 5는 본 발명에 의해 구현되는 활성 화소 센서(an Active Pixel Sensor : APS)를 위한 고도의 공유 증폭기 트랜지스터·화소 아키텍처의 평면 배치도이다. 도 4와 도 5의 실시에는 발명자에게 알려진 최선 모드를 구현하고 있다. 아래에서 더 논의될 바와 같이, 도 4와 도 5에서 도시한 실시예의 명백한 변형인 다른 물리적인 실시에도 구현 가능하다. 도 4에 도시한 화소(10)는 다수의 행과 열을 갖는 화소 어레이 내의 단일 화소이다. 도 4에 도시한 두 개의 행 인접 화소는 각 화소 내에서 물리적으로 별개인 부동 확산부가 서로 상호접속되고 소스 팔로워 입력 트랜지스터와 상호접속되는 방법을 보여 준다. 도 4에 도시한 실시에는 2 개의 행 인접 화소 사이에서 공유되는 증폭기를 구비하는 포토다이오드 화소를 위한 것이다. 이러한 신규한 아키텍처가 포토게이트 화소를 위해 사용될 수도 있다는 점에 유의해야 한다.

도 4에서 볼 수 있듯이, 화소(10)는 포토다이오드 광감지기(12), 전달 게이트(23), 부동 확산부(25), 리세트 게이트(15)를 구비하는 리세트 트랜지스터(14), 소스 팔로워 입력 신호 트랜지스터(SIG)(21), 리세트 트랜지스터(14)

와 소스 팔로워 입력 트랜지스터(21)를 위한 전원(VDD)(18), 행 선택 게이트(RSG)(31)를 구비하는 행 선택 트랜지스터(30)를 포함하고 있다. 도 4에 도시한 아키텍처는 부동 확산부가 2 개의 행 인접 화소에 의해 전기적으로 공유되는 물리적, 공간적으로 격리된 별개의 부동 확산 영역을 포함하는 것을 제외하고는 도 2에 도시한 종래 기술의 공유 증폭기 화소의 아키텍처와 유사하다. 도 4에서, 부동 확산부(25)는 서로 물리적, 공간적으로 격리되어 있고, 도전성 상호접속 총(36)에 의해 서로 전기적으로 접속되어 있으며 소스 팔로워 입력 트랜지스터(21)에 전기적으로 접속되어 있다. 도 4에 도시한 바와 같이, 부동 확산부(25) FDb는 전형적으로 리세트 트랜지스터(14)의 소스(16)가 점유하는 면적을 점유하도록 집적된다. 부동 확산부(25) FDa는 부동 확산부(25) FDb와 같은 전기적 노드 상에 있으면서, 부동 확산부(25) FDb로부터 공간적으로 격리된다. 따라서, 부동 확산부(25) FDa는 부동 확산부(25) FDb와 같은 전기적 노드 상에 있으면서 리세트 트랜지스터(14)의 소스(16) 역할을 하지 않고, 부동 확산부(25) FDb가 리세트 트랜지스터(14)의 소스(16) 역할을 한다. 이는 두 개의 포토다이오드와 전달 게이트가 단일 부동 확산 영역에 접속되는 도 2에 도시한 화소와는 대조적이다. 상호접속되는 2 개의 물리적으로 별개인 부동 확산 영역을 구비함으로써, 전달 게이트가 광전하를 동일한 물리적 부동 확산 영역으로 전달할 필요가 없으므로 화소 경계 내의 포토다이오드와 전달 게이트의 배치에 제한이 없게 된다. 이로 인해, 보다 용이하게 화소 경계 내에 포토다이오드를 동일하게 배치할 수 있게 되어, 도 2에 도시한 바와 같이 동일하지 않은 배치로 인해 발생할 수 있는 가칭 아티팩트를 경감시키게 된다. 부동 확산부(25)는 함께 배선되어 단일한 전하에서 전압으로의 변환 노드를 이루므로 여전히 전기적으로 공유된다. 부동 확산부(25) FDb와 FDa는 도전성 총(36)에 의해 함께 접속되어 있으므로, 부동 확산부(25) FDb가 리세트되면, 부동 확산부(25) FDa도 동일한 전위로 리세트된다.

도 5에 도시한 실시에는 4 개의 행 열 인접 화소(40)가 공통 구성요소를 공유하는 경우를 위한 것이다. 도 5에 도시한 바와 같이, 4 개의 화소(40)는 포토다이오드 광감지기(42)(PD1a, PD2a, PD1b, PD2b), 전달 게이트(43)(TG1a, TG2a, TG1b, TG2b), 부동 확산부(45)(FDa, FDb), 리세트 게이트(15)(RG)를 구비하는 리세트 트랜지스터(14), 소스 팔로워 입력 신호 트랜지스터(21)(SIG), 리세트 트랜지스터(14)와 소스 팔로워 입력 트랜지스터(21)를 위한 전원(18)(VDD), 행 선택 게이트(RSG)(31)를 구비하는 행 선택 트랜지스터(30)를 포함한다. 역시, 도 5에 도시한 아키텍처는 부동 확산부(45)가 4 개의 행 열 인접 화소(40)에 의해 전기적으로 접속되고 공유되는 공간적으로 격리된 별도의 부동 확산 영역을 포함하는 것을 제외하고는 도 3에 도시한 종래 기술의 공유 증폭기 화소의 아키텍처와 유사하다. 도 5에서 부동 확산부(45)(FDa, FDb)는 도전성 상호접속 총(55)에 의해 서로 접속되고 소스 팔로워 입력 트랜지스터(21)에 접속되는 물리적으로 격리된 활성 영역이다. 어떠한 부동 확산부(45)(FDa, FDb)도 리세트 트랜지스터(14)의 소스(16)로서 집적되지 않는다. 대신에, 별도의 활성 영역이 리세트 트랜지스터(14)의 소스(16)로서 사용되고, 이 영역도 도전성 총(55)에 의해 부동 확산부(45)(FDa, FDb)와 SIG(21)에 접속된다.

도 5의 아키텍처와 배치를 (4 개의 포토다이오드와 전달 게이트가 단일 부동 확산 영역에 접속되는) 도 3과 비교해 보면, 도 5의 부동 확산 영역의 면적이 더 작다. 따라서, 도 5의 전하에서 전압으로의 변환 노드의 총 캐패시턴스 중 보다 많은 부분이 상호접속부의 캐패시턴스와 같이 전압 의존 캐패시턴스로 이루어져 있다. 그 결과, 전하에서 전압으로의 변환은 입력 신호 범위에 대한 변화가 더 적다. 또한, 도 4와 마찬가지로, 전기적으로 상호접속되는 물리적으로 별개의 부동 확산 영역(45)을 구비함으로써, 전달 게이트(43)가 광전하는 단일 부동 확산 영역으로 전달할 필요가 없어 되어 화소 경계 내의 포토다이오드(42)와 전달 게이트(43)의 배치에 제한이 없어진다. 도 5에 도시한 바와 같이, 이로 인해 화소 내의 포토다이오드(42)의 동일한 배치가 가능해져서, 도 3에 도시한 것과 같은 동일하지 않은 배치로 인해 야기될 수 있는 가칭 아티팩트를 경감시킬 수 있다. 부동 확산부(45)가 함께 배선되어 단일한 전하에서 전압으로의 변환 노드를 이루므로 이들은 여전히 전기적으로 공유된다. 리세트 트랜지스터(14)의 소스(16)와 부동 확산부(45)(FDa, FDb)는 도전성 총(55)에 의해 접속되어 있으므로, 리세트 트랜지스터(14)의 소스(16)가 리세트되면 부동 확산부(45)(FDa, FDb)도 모두 동일한 전위로 리세트된다. 리세트 게이트(15)가 턴 오프(turn off)되면, 리세트 트랜지스터(14)의 소스(16)와 부동 확산부(45)(FDa, FDb)는 부유(floating)하게 된다. 전하가 포토다이오드(42) 중 하나로부터 전달되면, 부동 노드의 전압은 상호접속된 영역의 전체 캐패시턴스에 따라 변할 것이다.

이러한 신규한 상호접속된 부동 확산 영역의 개념을 이용하면, 이제 4 개 이상의 화소와 활성 구성요소를 공유할 수 있게 된다. 이를 도 6에 도시하였다. 이 경우, 행 선택 트랜지스터(30), 리세트 트랜지스터(14), 소스 팔로워 입력 트랜지스터(21)(SIG)는 8 개의 화소(50) 사이에서 공유된다. 4 개의 공간적으로 격리된 부동 확산부(46)(FDa, FDb, Fsc, FDD)는 함께 배선되어 리세트 트랜지스터(14)의 소스(16)와 소스 팔로워 입력 트랜지스터(21)의 게이트(22)에 전기적으로 접속된다. 또한, 부동 확산부(46)의 면적이 최소화되고 각 화소(50) 내의 포토다이오드의 배치가 동일하게 된다. 이제 보다 적은 화소 면적이 광감지기가 아닌 다른 구성요소에 의해 점유되고 있으므로 이러한 고도의 증폭기 공유를 통해 극히 높은 충진율을 얻을 수 있다. 단일 행 선택 트랜지스터, 리세트 트랜지스터, 소스 팔로워 입력 트랜지스터를 공유하는 화소의 수는 어떠한 개수의 행으로도 임의로 확장될 수 있다. 또한, 행당 추가적인 전달 게이트 버스를 구비함으로써 어떠한 수의 열을 포함하도록 확장될 수도 있다. 단일한 활성 구성 요소 세트를 공유하는 화소의 수가 증가함에 따라, 함께 접속되는 부동 확산 영역의 수와 상호접속부의 캐패시턴스로 인해 부동 확산 캐패시턴스가 증가하게 된다. 결과적으로, 증폭기를 공유하는 화소의 수는 최대 수용 가능한 변환 캐패시턴스 또는 최소 수용 가능한 변환 이득에 의해 실질적으로 제한될 것이다.

전술한 상세한 설명은 발명자에 의해 가장 선호되는 실시예를 설명한 것이다. 이들 실시예의 변형은 당업자에게 있어 명백하다. 따라서, 본 발명의 범주는 첨부하는 청구범위에 의해 판단되어야 한다.

발명의 효과

본 발명에 의하면 단일 부동 확산 영역, 부수적인 전하에서 전압으로의 변환 비선형성, 화소 어레이 내의 인접하는 광감지기 배치의 비대칭에 대한 필요를 제거하면서도 4 트랜지스터 화소의 기능성이 유지되고 공유 증폭기 화소 아키텍처의 높은 충진율이 유지된다.

(57) 청구의 범위

청구항1

일련의 행과 열로 배열되는 다수의 화소를 구비하는 화상 센서(an image sensor)에 있어서,
제 1 형 도전성 반도체 재료(a semiconductor material of a first conductive type)와,
전하에서 전압으로의 변환 영역이 공간적으로 서로 격리되도록 광감지기(a photodetector)에 기능적으로
(operatively) 접속되는 상기 전하에서 전압으로의 변환 영역을 구비하며, 기판 내에 형성되는 적어도 두 개의 인접하는 화소와,
상기 전하에서 전압으로의 변환 영역 사이에 형성되는 전기적 접속부
를 포함하는 화상 센서.

청구항2

제 1 항에 있어서,
상기 화소를 위해 동작하는 단일 리세트 트랜지스터를 더 포함하는 화상 센서.

청구항3

제 2 항에 있어서,
상기 리세트 트랜지스터의 상기 소스는 상기 전하에서 전압으로의 변환 영역으로부터 공간적으로 격리되어 있고
전기적으로 접속되어 있는 화상 센서.

청구항4

제 1 항에 있어서,
상기 화소는 서로 다른 행, 같은 열에 위치하고 행 선택 특성(a row select feature)을 공유하는 화상 센서.

청구항5

제 4 항에 있어서,
상기 화소는 상기 광감지기로부터 상기 전하에서 전압으로의 변환 영역으로 전하를 전달하는 독립적인 전달 수단
을 구비하는 화상 센서.

청구항6

제 1 항에 있어서,
상기 화소는 증폭기를 공유하는 화상 센서.

청구항7

제 1 항에 있어서,
상기 화소는 증폭기와 행 선택 특성을 공유하는 화상 센서.

청구항8

제 1 항에 있어서,
각 행의 화소를 위해 적어도 두 개의 전달 게이트를 더 포함하는 화상 센서.

청구항9

제 1 항에 있어서,
상기 인접하는 화소는 서로 완전히 접촉하지는 않는 화상 센서.

청구항10

일련의 행과 열로 배열되는 다수의 화소를 구비하는 화상 센서에 있어서,
제 1 형 도전성 반도체 재료와,
기판 내에 형성되는 적어도 두 개의 화소를 포함하며, 각 화소는 전하에서 전압으로의 변환 영역이 공간적으로 서로 격리되도록 광감지기에 기능적으로 접속되는 상기 전하에서 전압으로의 변환 노드를 구비하는, 사전결정된 화소의 부분집합과,
상기 전하에서 전압으로의 변환 영역 사이에 형성되는 전기적 접속부
를 포함하는 화상 센서.

청구항11

제 10 항에 있어서,
상기 화소를 위해 동작하는 단일 리세트 트랜지스터를 더 포함하는 화상 센서.

청구항12

제 11 항에 있어서,
상기 리세트 트랜지스터의 상기 소스는 상기 전하에서 전압으로의 변환 영역으로부터 공간적으로 격리되어 있고
전기적으로 접속되어 있는 화상 센서.

청구항13

제 10 항에 있어서,
상기 화소는 서로 다른 행, 같은 열에 위치하며 행 선택 특성을 공유하는 화상 센서.

청구항14

제 13 항에 있어서,
상기 화소는 상기 광감지기로부터 상기 전하에서 전압으로의 변환 영역으로 전하는 전달하는 독립적인 전달 수단
을 구비하는 화상 센서.

청구항15

제 10 항에 있어서,
상기 화소는 증폭기를 공유하는 화상 센서.

청구항16

제 10 항에 있어서,
상기 화소는 증폭기와 행 선택 특성을 공유하는 화상 센서.

청구항17

제 10 항에 있어서,
각 행의 화소를 위해 적어도 두 개의 전달 게이트 버스를 더 포함하는 화상 센서.

청구항18

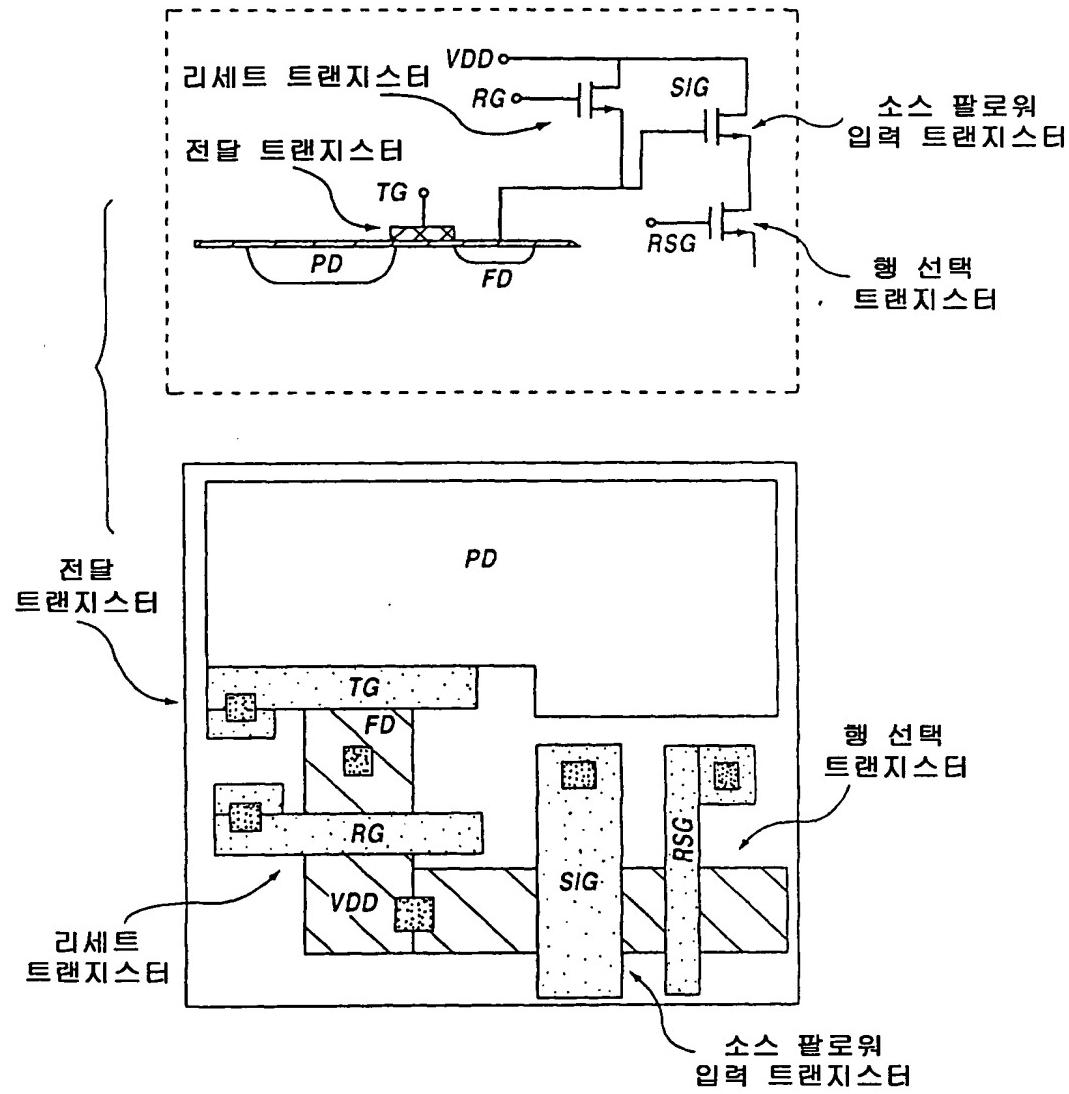
제 10 항에 있어서,

상기 인접하는 화소는 서로 완전히 접촉하지는 않는 화상 센서.

도면

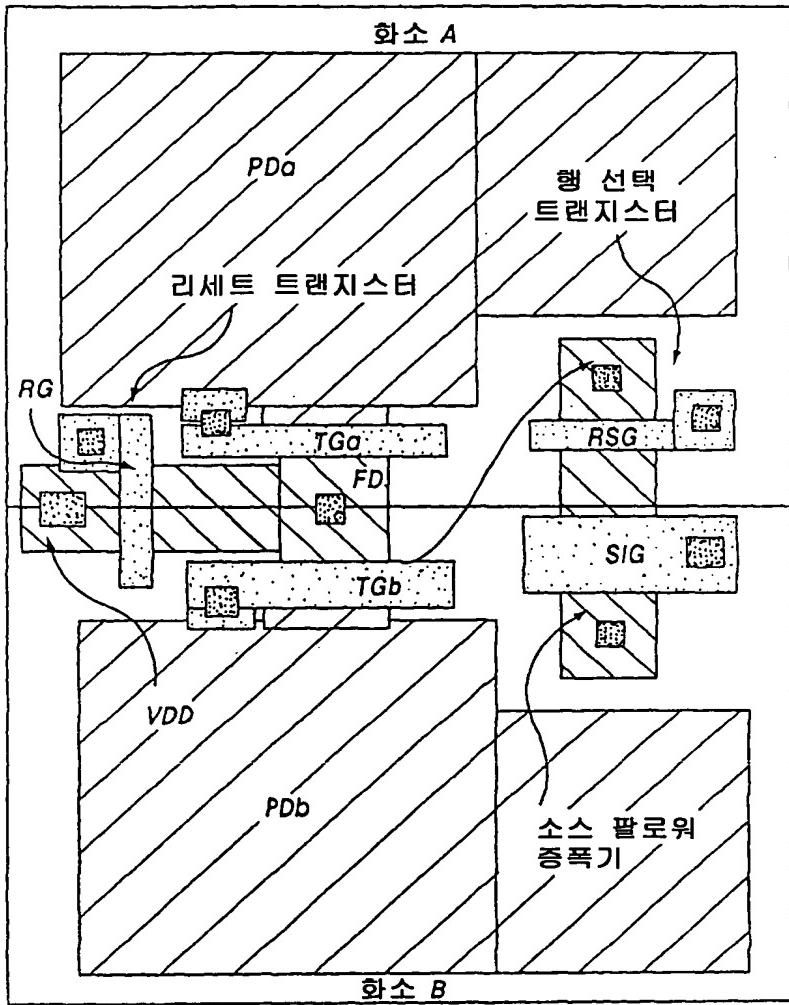
도면1

(종래기술)

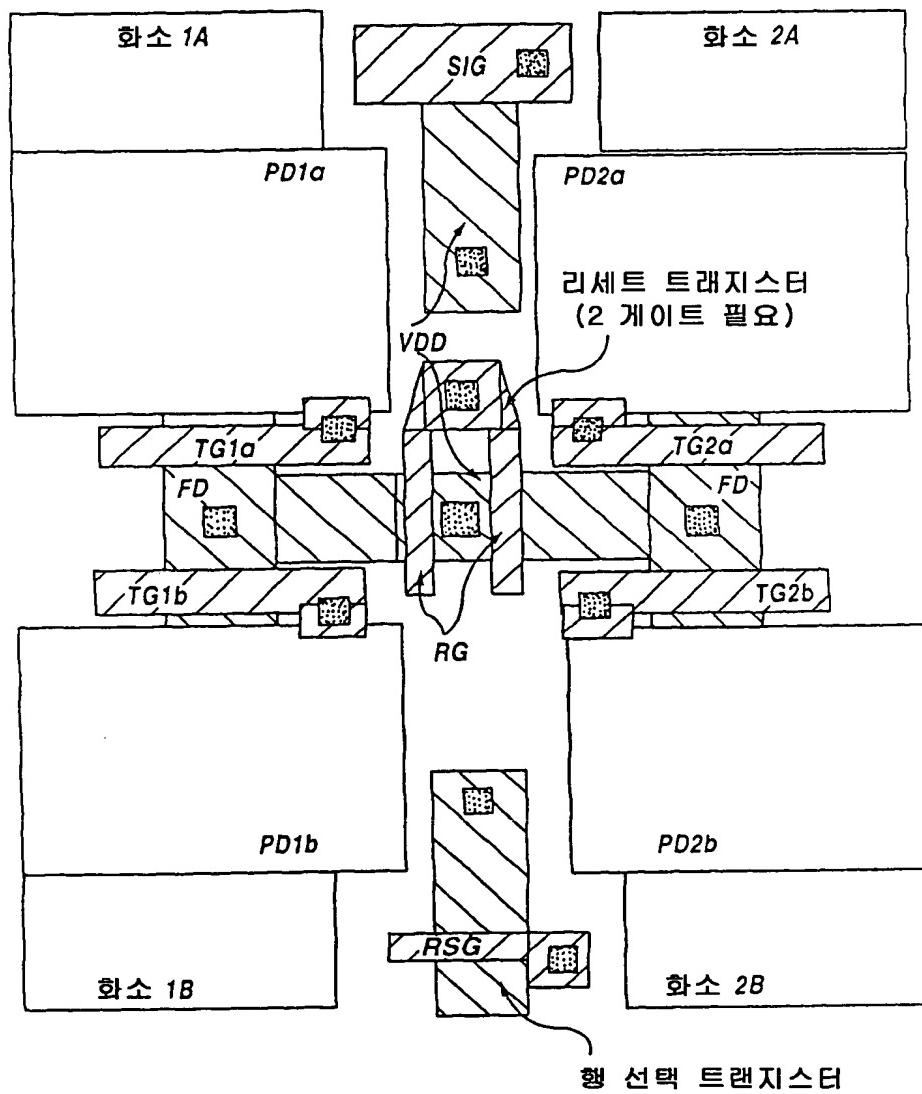


도면2

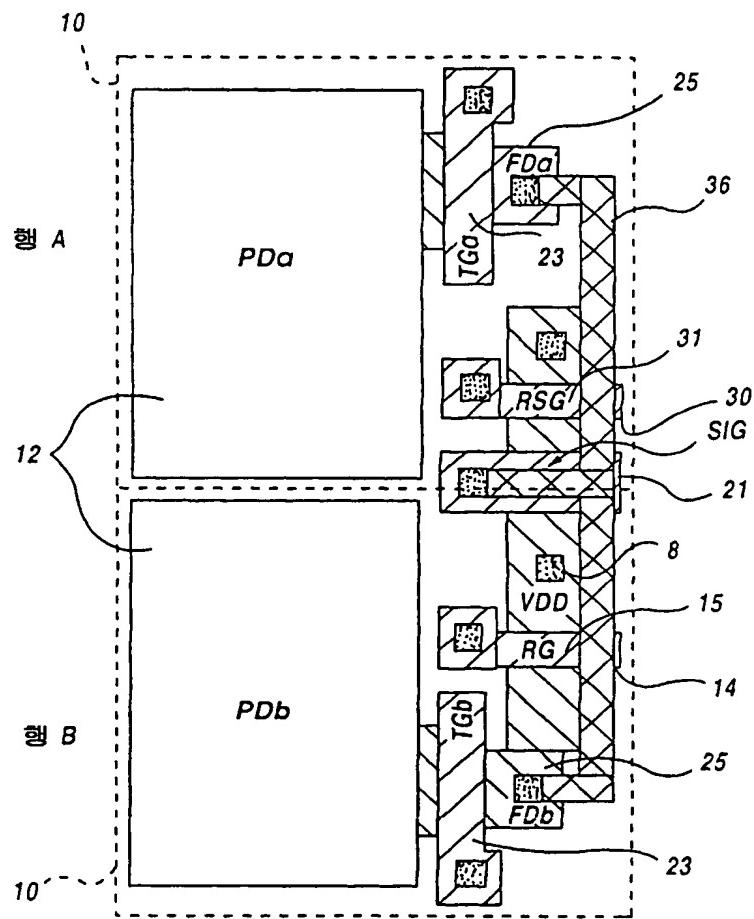
(종래기술)

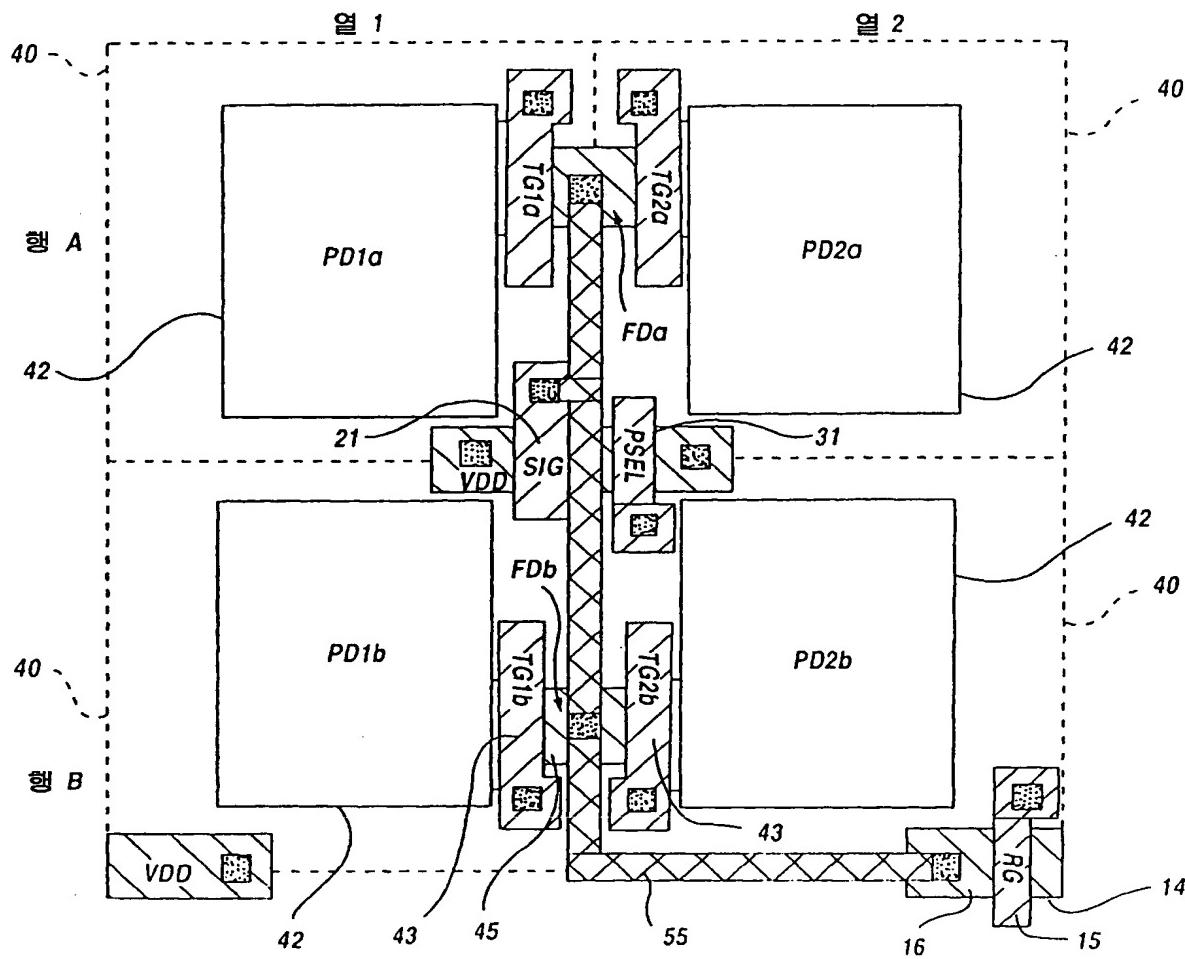


도면3



도면4





도면6

